

NTT, 메모리와 프로세서를 분리한 첫 번째 QC 아키텍처 공개

(2025.03.20., 양자정보연구지원센터)

□ NTT, 도쿄대, 규슈대, RIKEN, 새로운 양자 컴퓨팅 아키텍처 개발 발표

○ NTT(주), 도쿄대, 규슈대, RIKEN 연구팀은 메모리와 프로세서를 분리한 새로운 결합 허용 양자 컴퓨팅 아키텍처를 개발했다고 발표

- 이 아키텍처는 포터블 성과 효율성을 개선하며, 40% 양자 자원 절감을 예상
- 연구 결과는 “LSQCA(Limited-Scale Fault-Tolerant Quantum Computing): 제한된 규모의 고장 허용 양자 컴퓨팅을 위한 자원 효율적인 로드/스토어 아키텍처” 라는 제목으로 발표됨
- 해당 연구는 2025년 3월 1일부터 열리는 제31회 IEEE 국제 고성능 컴퓨터 아키텍처 심포지엄(HPCA-31)에서 발표될 예정

○ 기존 양자 컴퓨터 설계 문제점, 기존 설계 방식의 한계

- 기존 양자 컴퓨터는 양자 회로를 사용하여 프로그램을 실행하고 데이터를 계산 가능한 레지스터에 저장
- 이는 확장성에 문제가 발생하며, 모든 데이터에서 임의의 기본 연산을 수행할 수 있도록 하기 위해서는 많은 확장과 복잡한 구성이 필요
- 또한, 실행 파일이 다른 구성의 컴퓨터로 이식되기 어려운 문제 존재
- 예를 들어, 2차원적으로 정렬된 큐비트를 사용하는 결합 허용 양자 컴퓨팅 방식에서는 오류 수정 코드를 사용하는 데이터 블록이 계산 단위로 사용됨
- 이 방식은 코드 블록 간 계산을 수행하기 위해 추가적인 코드 블록을 배치해야 하며, 그로 인해 실제 계산에 사용되는 공간이

44%에서 67%에 불과함

- NTT와 협력 연구팀의 현대적인 접근법, load/store 아키텍처 적용
 - 연구팀은 현대 컴퓨터에서 사용되는 로드-스토어 아키텍처를 양자 컴퓨팅에 적용
 - 로드-스토어 아키텍처는 메모리와 프로세서를 분리하여 데이터를 “Load” 와 “Store” 라는 두 가지 명령어를 통해 교환하며 계산을 수행
 - 이를 통해 프로그램을 특정 프로세서나 메모리 장치 구조에 의존하지 않도록 하여 이식성을 높임
 - 메모리는 데이터를 보유하는 역할만 하므로 메모리 효율성 높음
- 양자 메모리 효율성 및 계산 시간, 양자 메모리 방식 개선
 - 로드-스토어 계산은 메모리와 계산 공간 간의 제한된 메모리 대역폭 때문에 계산 시간이 늘어나는 경향이 있지만, 연구팀은 행 접근 방식과 점 접근 방식 같은 새로운 양자 메모리 방법을 제시
 - 이 방식은 실제로 약 90% 메모리 효율성을 달성할 수 있으며, 계산 시간 증가를 약 5%로 줄일 수 있음
- 실용적인 양자 컴퓨팅 설계 추구, 양자 하드웨어의 효율적 활용 기대
 - 이번 연구 결과가 양자 하드웨어의 고효율적인 활용을 가능하게 하여 양자 컴퓨팅의 실용화가 크게 가속화될 것으로 기대
 - 또한, 고급 프로그램 이식성을 통해 하드웨어 발전, 오류 수정 방법 및 프로그래밍 언어와 최적화 기술 간의 호환성을 보장할 수 있음
 - 이 연구는 양자 컴퓨터 분야에서 로드, 스토어, 개시와 같은 전통적인 컴퓨터 아키텍처의 개념이 효과적임을 입증하며, 실용적인 양자 컴퓨팅 설계의 기초가 될 것으로 예상됨

○ NTT 소개

- NTT는 혁신을 통한 지속 가능한 사회 기여를 목표로 하는 글로벌 기술 회사
- 모바일 운영자, 인프라, 네트워크, 애플리케이션 및 컨설팅 서비스 등을 제공
- 연매출 930억 달러, 직원 수 33만 명, 연간 연구개발 투자 36억 달러
- 80개 이상의 국가에서 운영하며, 전 세계 190개 이상의 국가에서 고객에게 서비스를 제공

(원문)

1. <https://thequantuminsider.com/2025/03/03/ntt-unveils-first-quantum-computing-architecture-separating-memory-and-processor/>